

MAGNETIC MEMORY AND METHOD OF MANUFACTURING THE SAME

Publication number: JP2002305290 (A)

Publication date: 2002-10-18

Inventor(s): OKAZAWA TAKESHI; TSUJI KİYOTAKA

Applicant(s): NIPPON ELECTRIC CO

Classification:

- international: H01F10/16; H01F10/30; H01F41/18; H01L21/8246;
H01L27/10; H01L27/105; H01L27/115; H01L27/22;
H01L43/08; H01L43/12; H01F10/12; H01F10/00; H01F41/14;
H01L21/70; H01L27/10; H01L27/105; H01L27/115;
H01L27/22; H01L43/00; H01L43/08; (IPC1-7): H01L27/105;
H01F10/16; H01F10/30; H01F41/18; H01L43/08; H01L43/12

- European: H01L43/12; Y01N4/00

Application number: JP20010109166 20010406

Priority number(s): JP20010109166 20010406

Also published as:

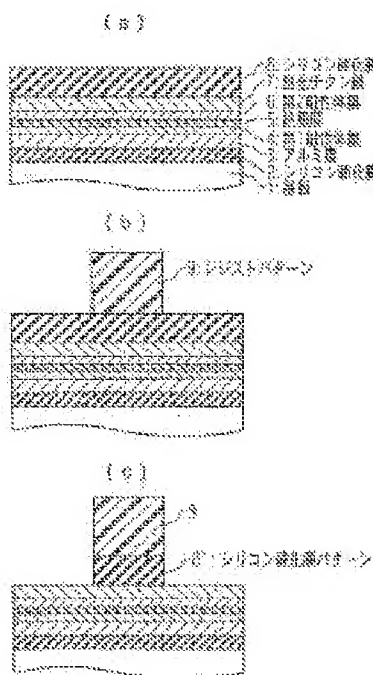
EP1248305 (A2)
EP1248305 (A3)
US2002146851 (A1)
US6939722 (B2)
TW546757 (B)

more >>

Abstract of JP 2002305290 (A)

PROBLEM TO BE SOLVED: To provide a technique by which a memory cell in a magnetic memory is formed, while the oxidation of a ferroelectric film contained in the memory cell is being suppressed.

SOLUTION: The method of manufacturing the magnetic memory is provided with a process, in which a magnetic substance film (6) is formed of a metal ferroelectric substance on the surface side of a substrate (1); a process in which an inorganic substance film (7) and an inorganic substance film (8) coming into contact with the surface of the film (6), are formed of an inorganic substance; a process in which a resist pattern (9) is formed of a resist on the surface of the films (7, 8); a process in which the films (7, 8) are etched by using the resist pattern (9) as a mask, so as to form a mask pattern (7') and a mask pattern (8'); a process in which the resist pattern (9) is removed; and a process, in which after the resist pattern has been removed, the film (6) is etched by using the mask patterns (7', 8') as a mask. A contact part which comes into contact with the mask pattern (7', 8') from among the film (6) is not exposed, when the pattern is removed, and the contact part is hard to oxidize.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-305290
(P2002-305290A)

(43) 公開日 平成14年10月18日 (2002. 10. 18)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 27/105		H 0 1 F 10/16	5 E 0 4 9
H 0 1 F 10/16		10/30	5 F 0 8 3
10/30		41/18	
41/18		H 0 1 L 43/08	Z
H 0 1 L 43/08		43/12	
審査請求 未請求 請求項の数16 O L (全 16 頁) 最終頁に続く			

(21) 出願番号 特願2001-109166(P2001-109166)

(22) 出願日 平成13年4月6日(2001. 4. 6)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 岡澤 武

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 辻 清孝

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100102864

弁理士 工藤 実 (外1名)

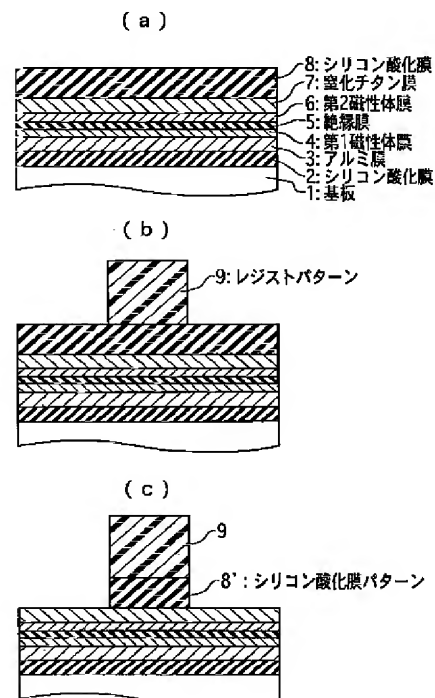
最終頁に続く

(54) 【発明の名称】 磁性メモリ及びその製造方法

(57) 【要約】

【課題】 メモリセルに含まれる強磁性体膜の酸化を抑制しながら、磁性メモリのメモリセルを形成する技術を提供する。

【解決手段】 本発明による磁性メモリの製造方法は、金属強磁性体により磁性体膜(6)を基板(1)の上面側に形成することと、無機物により磁性体膜(6)の上面に接触する無機物膜(7、8)を形成することと、無機物膜(7、8)の上面に、レジストによりレジストパターン(9)を形成することと、レジストパターン(9)をマスクとして無機物膜(7、8)をエッチングし、マスクパターン(7'、8')を形成することと、レジストパターン(9)を除去することと、レジストパターンが除去された後、マスクパターン(7'、8')をマスクとして磁性体膜(6)をエッチングすることとを備えている。磁性体膜(6)のうちマスクパターン(7'、8')と接触する接触部分は、レジストパターンの除去の際に露出されず、従って、その接触部分は酸化されにくい。



【特許請求の範囲】

【請求項1】 磁性体膜からなる磁性メモリの製造方法において、ハードマスクをマスクとして使用することにより前記磁性体膜をパターンニングすることを特徴とする磁性メモリの製造方法。

【請求項2】 磁性体膜を基板の上面側に形成することと、
前記磁性体膜の上面を被覆する無機物膜を形成することと、
前記無機物膜の上面側に、レジストパターンを形成することと、
前記レジストパターンをマスクとして前記無機物膜をエッチングし、マスクパターンを形成することと、
前記レジストパターンを除去することと、
前記レジストパターンが除去された後、前記マスクパターンをマスクとして前記磁性体膜をエッチングして磁性体層を形成することとを備える磁性メモリの製造方法。

【請求項3】 請求項2に記載の磁性メモリの製造方法において、
前記マスクパターンは、導電体で形成され、且つ、前記磁性体膜に接続された導電体パターンを含む磁性メモリの製造方法。

【請求項4】 請求項2に記載の磁性メモリの製造方法において、
前記磁性体膜をエッチングするときに前記磁性体膜を構成する材料を前記側面に付着して、前記マスクパターンと前記磁性体層との側面に側壁を形成することを備える磁性メモリの製造方法。

【請求項5】 磁性体膜を基板の上面側に形成することと、
前記磁性体膜の上面に、無機物により第1膜を形成することと、
前記第1膜の上面に、他の無機物により第2膜を形成することと、
前記第2膜の上面に、レジストパターンを形成することと前記レジストパターンをマスクとして前記第2膜をエッチングし、第1パターンを形成することと、
前記第2膜をエッチングした後、前記レジストパターンを除去することと、
前記レジストパターンを除去した後、前記第1パターンをマスクとして前記第1膜をエッチングして第2パターンを形成することと、
前記第1パターンと前記第2パターンとをマスクとして、前記磁性体膜をエッチングして、磁性体層を形成することとを備える磁性メモリの製造方法。

【請求項6】 請求項5に記載の磁性メモリの製造方法において、
前記磁性体膜をエッチングするときに前記磁性体膜を構成する材料を前記側面に付着して、前記第1パターンと前記第2パターンと前記磁性体層との側面に側壁を形成

することを備える磁性メモリの製造方法。

【請求項7】 第1磁性体膜を基板の上面側に形成することと、
前記第1磁性体膜の上面に、中間膜を形成することと、
前記中間膜の上面に、第2磁性体膜を形成することと、
前記第2磁性体膜の上面に、無機物により第1膜を形成することと、
前記第1膜の上面に、他の無機物により第2膜を形成することと、
前記第2膜の上面に、レジストパターンを形成することと前記レジストパターンをマスクとして、前記第2膜をエッチングし、第1パターンを形成することと、
前記第2膜をエッチングした後、前記レジストパターンを除去することと、
前記レジストパターンを除去した後、前記第1パターンをマスクとして前記第1膜をエッチングし、第2パターンを形成することと、
前記第1パターンと前記第2パターンとをマスクとして、前記第2磁性体膜をエッチングし、第1磁性体層を形成することと、
前記第1磁性体層の上面の全体を被覆する第3パターンを形成することと、
前記第3パターンをマスクとして、前記第1磁性体膜をエッチングし、第2磁性体層を形成することとを備え、
前記第2磁性体層の端は、前記第1磁性体層の端から前記基板の表面と平行な方向に離れて形成される磁性メモリの製造方法。

【請求項8】 請求項7に記載の磁性メモリの製造方法において、
更に、前記第1パターンと前記第2パターンと前記第1磁性体層との側面に側壁を形成することを備え、
前記側壁を形成することは、前記第2磁性体膜をエッチングするときに前記第2磁性体膜を構成する材料を前記側面に付着して、前記側壁を形成することを含む磁性メモリの製造方法。

【請求項9】 請求項7に記載の磁性メモリの製造方法において、
前記中間膜は、絶縁体である磁性メモリの製造方法。

【請求項10】 請求項5から請求項9のいずれか一に記載の磁性メモリの製造方法において、
前記第1膜は、導電体である磁性メモリの製造方法。

【請求項11】 請求項10に記載の磁性メモリの製造方法において、
更に、前記第1パターンを貫通して前記第2パターンに到達するコンタクトホールを形成する工程と、
前記第2パターンに電氣的に接続する配線層を形成することとを備え、
前記第2膜は、絶縁体である磁性メモリの製造方法。

【請求項12】 請求項5から請求項9のいずれか一に記載の磁性メモリの製造方法において、

前記第2膜のエッチングは、前記第2膜のエッチングが、前記第1膜の表面で停止するような条件で行われる磁性メモリの製造方法。

【請求項13】 第1磁性体膜と第2磁性体膜とを含むメモリセルを備えた磁性メモリの製造方法であって、第1マスクを使用することにより前記第1磁性体膜をパターンニングし、その後、前記第1マスクよりも幅が広い第2マスクを使用することにより前記第2磁性体膜をパターンニングすることを特徴とする磁性メモリの製造方法。

【請求項14】 基板と、
前記基板の上面側に、金属磁性体により形成された磁性体膜と

前記磁性体膜の上に形成された無機物膜と、ここで前記磁性体膜の第1端と前記無機物膜の第2端とは、一の側面に接し、

前記側面に接して形成された、前記金属磁性体からなる側壁とを備える磁性メモリ。

【請求項15】 請求項14に記載の磁性メモリにおいて、
前記無機物膜は、前記磁性体膜の上に形成された導電膜を含む磁性メモリ。

【請求項16】 請求項14に記載の磁性メモリにおいて、

当該磁性メモリは、更に、配線層を備え、

前記無機物膜は、前記導電膜の上に形成された絶縁膜を更に含み、

前記絶縁膜には、前記絶縁膜の表面から前記導電膜に到達するコンタクトホールが形成され、

前記配線層は、前記コンタクトホールを貫通して前記導電膜に接する磁性メモリ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、磁性メモリ及びその製造方法に関する。本発明は、特に、金属強磁性体が有する自発磁化を利用して不揮発的にデータを記憶する磁性メモリ及びその製造方法に関する。

【0002】

【従来の技術】不揮発的にデータを保存する半導体メモリの一として磁性メモリ(Magnetic Random Access Memory:以下、「MRAM」という。)の開発が進められている。MRAMには、強磁性体膜が集積化されている。強磁性体が有する自発磁化の向きが“1”又は“0”に対応付けられ、MRAMではデジタルデータが不揮発的に保存される。

【0003】MRAMのデータの読出しには、強磁性体を示す磁気抵抗効果が利用される。巨大磁気抵抗効果(GMR)を利用するMRAMと、トンネル磁気抵抗効果(TMR)を利用するMRAMとの2種類のMRAMが知られている。以下では、GMRを利用するMRAM

のメモリセルをGMRセルと記載し、TMRを利用するMRAMのメモリセルをTMRセルと記載する。

【0004】MRAMのメモリセルを形成するためには、金属強磁性体膜を加工する必要がある。金属強磁性体を化学的ドライエッチングによって加工することは現状では困難であり、金属強磁性体は、一般に、イオンミリングによって加工される。

【0005】図10～図12は、典型的なTMRセルの形成方法を示す。まず、図10(a)に示されているように、基板101の上面にシリコン酸化膜102、アルミ膜103、第1磁性体膜104、絶縁膜105、及び第2磁性体膜106が、順次に形成される。続いて、図10(b)に示されているように、第2強磁性体膜106の上面に、レジストパターン107が形成される。続いて、レジストパターン107をマスクとして、第2磁性体膜106と絶縁膜105と第1磁性体膜104とアルミ膜103とが、イオンミリングにより、順次にエッチングされる。このエッチングにより、図10(c)に示されているように、TMRセルの下部電極103'と固定磁化層104'とが形成される。更に、O₂ プラズマ中でレジストパターン107がアッシングされ、レジストパターン107が除去される。

【0006】続いて、図11(a)に示されているように、第2磁性体膜106の上面に、レジストパターン108が形成される。更に、レジストパターン108をマスクとして第2磁性体膜106と絶縁膜105とがイオンミリングによりエッチングされ、図11(b)に示されているように、TMRセルの絶縁層105'と自由磁化層106'が形成される。更に、O₂ プラズマ中でレジストパターン108がアッシングされ、レジストパターン108が除去される。続いて、図11(c)に示されているように、基板101の上面側の全体に絶縁膜であるシリコン酸化膜109が形成される。

【0007】続いて、図12(a)に示されているように、コンタクトホールを形成するためのレジストパターン110が形成される。続いて、図12(b)に示されているように、レジストパターン110をマスクとして、シリコン酸化膜109がエッチングされ、自由磁化層106'に到達するコンタクトホール111が形成される。更に、図12(c)に示されているように、アルミのような導電体により、自由磁化層106'に電気的に接続される配線層112が形成され、TMRセルの形成が完了する。

【0008】このような形成方法では、図13に示されているように、下記の2つの問題点が発生する。第1に、固定磁化層104'と自由磁化層106'との表面に、それぞれ、酸化層104a'と酸化層106a'とが形成される。図10(c)に示されているように、第2強磁性体膜106の表面は、レジストパターン107を除去する際にO₂ プラズマに曝される。従って、第2

強磁性体膜106の表面は、酸化され、自由磁化層106'の表面には、酸化層106a'が形成される。同様に、図11(b)に示されているように、固定磁化層104'の表面は、レジストパターン108を除去する際にO₂プラズマに曝される。従って、固定磁化層104'の表面には、酸化層104a'が形成される。

【0009】このような、固定磁化層104'及び自由磁化層106'の表面の酸化は、形成されたTMRセルの特性の劣化を引き起こし、好ましくない。

【0010】第2に、図13に示されているように、自由磁化層106'、固定磁化層104'の側面には、基板101に垂直に突出する側壁113及び側壁114が形成される。固定磁化層104'の側面にある側壁113は、図10(b)、(c)に示されている、イオンミリングによるエッチングの際に形成される。イオンミリングによるエッチングの際には、第2強磁性体膜106、絶縁膜105、第1強磁性体膜104、及びアルミ膜103を構成する物質が、スパッタリングされてレジストパターン107の側面に付着する。その付着物は、レジストパターン107がアッシングにより除去されても、除去されずに残る。その付着物が、側壁113になる。同様に、自由磁化層106'の側面にある側壁114は、図11(a)、(b)に示されている、イオンミリングによるエッチングの際に形成される。このエッチングの際には、第2強磁性体膜106、絶縁膜105を構成する物質が、スパッタリングされてレジストパターン108の側面に付着する。その付着物は、レジストパターン108がアッシングにより除去されても、除去されずに残る。その付着物が、側壁114になる。側壁113及び側壁114の高さは、レジストパターン107、108の厚さ程度になり、典型的には、約1 μ mである。約1 μ mの高さがある側壁113及び側壁114は、不安定であり倒れやすい。

【0011】このような側壁113と側壁114との形成は、MRAMの形状不良につながり、好ましくない。側壁113と側壁114との形成は、層間絶縁膜109の被覆性を乏しくする。更に、直立する側壁113と側壁114とが倒れると、層間絶縁膜109の形状が異常になる。これらは、MRAMの配線の断線及び短絡を引き起こし、MRAMの動作不良につながる。

【0012】メモリセルに含まれる強磁性体膜の酸化を防ぎながら、MRAMのメモリセルを形成する技術が提供されることが望まれる。

【0013】更に、強磁性体膜をイオンミリングにより加工する際にマスクの側面に形成される側壁により、MRAMの動作不良が引き起こされないMRAMの製造技術が提供されることが望まれる。

【0014】なお、本願に係る発明に関連し得る技術として、磁性体を加工する技術が公開特許公報(特開2000-339622)に開示されている。公知のその加

工技術では、アルミナで形成された非磁性層が磁性体膜の上面に形成される。その非磁性層をマスクとして磁性体膜がイオンミリングによりエッチングされる。

【0015】しかし、公開特許公報(特開2000-339622)には、金属強磁性体の表面が酸化されるという前述の課題は開示されていない。公知のその加工技術は、薄膜磁気ヘッドの磁極形成方法である。薄膜磁気ヘッドの磁性膜は、MRAMで使用される強磁性体膜よりも極めて厚い。そのため、磁性膜の表面が酸化されることは、薄膜磁気ヘッドでは、大きな問題にはならない。一方、極めて薄い金属強磁性体で形成されるMRAMのメモリセルでは、強磁性体膜の表面が酸化されることは、メモリの信頼性を左右する問題になり得る。

【0016】

【発明が解決しようとする課題】本発明の目的は、メモリセルに含まれる強磁性体膜の酸化を抑制しながら、MRAMのメモリセルを形成する技術を提供することにある。

【0017】本発明の他の目的は、強磁性体膜をイオンミリングにより加工する際にマスクの側面に形成される側壁によって、MRAMの形状不良が発生することを防ぐ技術を提供することにある。

【0018】本発明の更に他の目的は、強磁性体膜をエッチングする際に強磁性体膜に導入されるダメージが、MRAMのメモリセルの特性に悪影響を及ぼすことを防止する技術を提供することにある。

【0019】

【課題を解決するための手段】その課題を解決するための手段は、下記のように表現される。その表現中に現れる技術的事項には、括弧()つきで、番号、記号等が添記されている。その番号、記号等は、本発明の複数の実施の形態のうちの、少なくとも1つの実施の形態を構成する技術的事項、特に、その実施の形態に対応する図面に表現されている技術的事項に付せられている参照番号、参照記号等に一致している。このような参照番号、参照記号は、請求項記載の技術的事項と実施の形態の技術的事項との対応・橋渡しを明確にしている。このような対応・橋渡しは、請求項記載の技術的事項が実施の形態の技術的事項に限定されて解釈されることを意味しない。

【0020】本発明による磁性メモリの製造方法は、磁性体膜(6、26)を含む磁性メモリの製造方法である。本発明による磁性メモリの製造方法は、ハードマスク(7'、8'、27')をマスクとして使用することにより磁性体膜(6、26)をパターニングすることの特徴とする。ここで、ハードマスク(7'、8'、27')とは、レジスト(フォトリソ)のように、現像、露光といった現象を示す膜ではなく、酸化膜、窒化膜、及び金属等からなる膜をいう。

【0021】本発明による磁性メモリの製造方法は、金

属強磁性体により磁性体膜（６、２６）を基板（１、２１）の上面側に形成することと、無機物により磁性体膜（６、２６）の上面を被覆する無機物膜（７、８、２７）を形成することと、無機物膜（７、８、２７）の上面に、レジストによりレジストパターン（９、２９）を形成することと、レジストパターン（９、２９）をマスクとして無機物膜（７、８、２７）をエッチングし、マスクパターン（７'、８'、２７'）を形成することと、レジストパターン（９、２９）を除去することと、レジストパターン（９、２９）が除去された後、マスクパターン（７'、８'、２７'）をマスクとして磁性体膜（６、２６）をエッチングして磁性体層（６'、２６'）を形成することとを備えている。磁性体層（６'、２６'）とマスクパターン（７'、８'、２７'）とが接触する接触部分は、レジストパターン（９、２９）の除去の際に露出されず、その接触部分は酸化されにくい。更に、磁性体膜（６、２６）のエッチングの際に、レジストパターン（９、２９）は除去されており、レジストパターン（９、２９）の側面に、磁性体膜（６、２６）を構成する材料が堆積することがない。レジストパターン（９、２９）の側面に堆積物が堆積して、基板（１、２１）から突出する側壁が形成されることがない。これにより、MRAMの形状不良が発生することが防がれる。

【００２２】このとき、マスクパターン（７'、８'）は、磁性体膜（６）に接続され、且つ、導電体で形成されている導電体パターン（７'）を含むことが好ましい。導電体パターン（７'）は、磁性体膜（６）に接続する電極として使用可能であり、MRAMのメモリセルの一部として使用可能である。

【００２３】このとき、当該磁性メモリの製造方法は、更に、マスクパターン（７'、８'、２７'）と磁性体層（６'、２６'）との側面に側壁（１０）を形成することを備え、その側壁（１０）を形成することは、磁性体膜（６、２６）をエッチングするときに磁性体膜（６、２６）を構成する材料をその側面に付着して、側壁（１０）を形成することを含むことが好ましい。これにより、磁性体層（６'、２６'）の側面は側壁（１０）に被覆され、酸化されにくくなる。

【００２４】本発明による磁性メモリの製造方法は、金属磁性体により磁性体膜（６）を基板（１）の上面側に形成することと、磁性体膜（６）の上面に無機物により第１膜（７）を形成することと、第１膜（７）の上面に、他の無機物により第２膜（８）を形成することと、第２膜（８）の上面に、レジストパターン（９）を形成することと、レジストパターン（９）をマスクとして第２膜（８）をエッチングし、第１パターン（８'）を形成することと、第２膜（８）をエッチングした後、レジストパターン（９）を除去することと、レジストパターン（９'）を除去した後、第１パターン（８'）をマス

クとして第１膜（７）をエッチングして第２パターン（７'）を形成することと、第１及び第２パターン（７'、８'）をマスクとして、磁性体膜（６）をエッチングして、磁性体層（６'）を形成することとを備えている。磁性体膜（６）は、レジストパターン（９）の除去の際に第１膜（７）に被覆され、磁性体膜（６）の表面はレジストパターン（９）の除去の際に酸化されにくい。

【００２５】更に、第１及び第２パターン（７'、８'）と磁性体層（６'）との側面に側壁（１０）を形成することを備え、側壁（１０）を形成することは、磁性体膜（６）をエッチングするときに磁性体膜（６）を構成する材料をその側面に付着して、側壁（１０）を形成することを含むことが好ましい。

【００２６】本発明による磁性メモリの製造方法は、金属磁性体により、第１磁性体膜（４）を基板（１）の上面側に形成することと、第１磁性体膜（４）の上面に、中間膜（５）を形成することと、中間膜（５）の上面に、金属磁性体により、第２磁性体膜（６）を形成することと、第２磁性体膜（６）の上面に、無機物により第１膜（７）を形成することと、第１膜（７）の上面に、他の無機物により第２膜（８）を形成することと、第２膜（８）の上面に、レジストパターン（９）を形成することと、レジストパターン（９）をマスクとして、第２膜（８）をエッチングし、第１パターン（８'）を形成することと、第２膜（８）をエッチングした後、レジストパターン（９）を除去することと、レジストパターン（９）を除去した後、第１パターン（８'）をマスクとして第１膜（７）をエッチングし、第２パターン（７'）を形成することと、第１及び第２パターン（７'、８'）をマスクとして、第２磁性体膜（６）をエッチングし、第１磁性体層（６'）を形成することと、第１磁性体層（６'）の上面の全体を被覆する第３パターン（１１'）を形成することと、第３パターン（１１'）をマスクとして、第１磁性体膜（４）をエッチングし、第２磁性体層（４'）を形成することとを備えている。このとき、第２磁性体層（４'）の端は、第１磁性体層（６'）の端から基板（１）の表面と平行な方向に離れて形成される。第２磁性体膜（６）は、レジストパターン（９）の除去の際に第１膜（７）に被覆され、第２磁性体膜（６）の表面はレジストパターン（９）の除去の際に酸化されにくい。更に、第１磁性体膜（４）をエッチングすることにより第２磁性体層（４'）の端の近傍に導入されるダメージが磁性メモリの動作に影響しにくい。第１磁性体膜（４）をエッチングする際、第１磁性体層（６'）の端の近傍は、エッチングによりダメージを受けやすい。このとき、第１磁性体層（６'）の端が第１磁性体層（６'）の端から基板（１）の表面と平行な方向に離れて形成されることにより、第１磁性体層（６'）の端の近傍は、磁性メモリの

動作に関与しない。これにより、エッチングダメージが磁性メモリの動作に影響しにくい。

【0027】このとき、本発明による磁性メモリの製造方法は、更に、第1及び第2パターン(7'、8')と第1磁性体層(6')との側面に側壁(10)を形成することを備え、側壁(10)を形成することは、第2磁性体膜(6)をエッチングするときに第2磁性体膜(6)を構成する材料を側面に付着して、側壁(10)を形成することを含むことが好ましい。

【0028】このとき、中間膜(5)は、絶縁体であることが可能である。当該磁性メモリの製造方法により、TMRセルが形成されることになる。

【0029】また、第1膜(7)は、導電体であることが好ましい。これにより、第2パターン(7')は、磁性メモリのメモリセルの電極として利用可能である。

【0030】このとき、当該磁性メモリの製造方法は、第1パターン(8')を貫通して第2パターン(7')に到達するコンタクトホール(15)を形成する工程と、前記第2パターン(7')に電気的に接続する配線層(16)を形成することとを更に備え、第1膜(8)は、絶縁体であることが好ましい。

【0031】このとき、第2膜(8)のエッチングは、第2膜(8)のエッチングが、第1膜(7)の表面で停止するような条件で行われることが好ましい。

【0032】本発明による磁性メモリの製造方法は、第1磁性体膜(6)と第2磁性体膜(8)とを含むメモリセルを備えた磁性メモリの製造方法である。本発明による磁性メモリの製造方法は、第1マスク(7'、8'、27')を使用することにより前記第1磁性体膜(6)をパターンニングし、その後、第1マスク(7'、8'、27')よりも幅が広い第2マスク(11'、31')を使用することにより第2磁性体膜(8)をパターンニングすることとを特徴とする。

【0033】本発明による磁性メモリは、基板(1、21)と、磁性体層(6'、26')と、無機物層(7'、8')と、側壁(10、30)とを備えている。磁性体層(6'、26')は、基板(1、21)の上面側に金属磁性体により形成される。無機物層(7'、8')は、磁性体層(6'、26')の上に、無機物により形成される。側壁(10、30)は、磁性体層(6'、26')と無機物層(7'、8'、27')との側面に形成される。側壁(10、30)は、磁性体層(6'、26')がエッチングされて形成されたときに、磁性体層(6'、26')を構成する材料が、磁性体層(6'、26')と無機物層(7'、8'、27')との側面に付着することによって形成される。

【0034】このとき、無機物層(7'、8'、27')は、磁性体層(6'、26')の上に形成された導電層(7'、27')を含むことが好ましい。

【0035】このとき、当該磁性メモリは、更に、配線層(16)を備え、無機物層(7'、8')は、導電層(7')の上に形成された絶縁層(8')を更に含み、絶縁層(8')には、絶縁層(8')の表面から導電層(7')に到達するコンタクトホール(15)が形成され、配線層(16)は、コンタクトホール(15)を貫通して導電層(7')に接することが好ましい。

【0036】

【発明の実施の形態】以下、添付図面を参照しながら、本発明による実施の形態の磁性メモリの製造方法を説明する。

【0037】実施の第1形態：図1～図5は、本発明による実施の第1形態の磁性メモリの製造方法を示す。本実施の形態の磁性メモリの製造方法は、TMRセルの製造方法である。まず、図1(a)に示されているように、基板1の上面に、シリコン酸化膜2、アルミ膜3、第1磁性体膜4、絶縁膜5、第2磁性体膜6、窒化チタン膜7、及びシリコン酸化膜8が、順次に形成される。アルミ膜3の厚さは、約300Åである。第1磁性体膜4と第2磁性体膜6とは、鉄、ニッケル、コバルト、パーマロイ(NiFe)のような、金属の強磁性体で形成される。絶縁膜5は、アルミナ(Al_2O_3)、酸化ハフニウムのような絶縁体によって形成される。絶縁膜5の厚さは、約1.5nmであり、トンネル電流が流れる程度に極めて薄い。更に、第1磁性体膜4、絶縁膜5及び第2磁性体膜6の厚さの和は、極めて薄く、約30nm若しくはそれ以下である。窒化チタン膜7の厚さは、約500Åである。シリコン酸化膜8の厚さは、約1000Åである。第1磁性体膜4及び第2磁性体膜6の酸化を防ぐ観点から、アルミ膜3、第1磁性体膜4、絶縁膜5、第2磁性体膜6及び窒化チタン膜7の形成は、大気に曝されずに連続的に行われることが好ましい。

【0038】続いて、図1(b)に示されているように、シリコン酸化膜8の上面に、フォトリソグラフィ技術を使用してレジストパターン9が形成される。レジストパターン9は、有機物であるレジストにより形成される。続いて、図1(c)に示されているように、レジストパターン9をマスクとしてシリコン酸化膜8がエッチングされ、シリコン酸化膜パターン8'が形成される。後述されるように、シリコン酸化膜パターン8'は、ハードマスクとして使用される。

【0039】シリコン酸化膜8のエッチングは、シリコン酸化膜8のエッチングが窒化チタン膜7の上面で停止するような条件で行われる。より具体的には、シリコン酸化膜8のエッチングは、フッ素系ガスによるドライエッチングによって行われる。これにより、シリコン酸化膜8のエッチングは、窒化チタン膜7の表面で停止する。シリコン酸化膜8のエッチングが窒化チタン膜7の表面で停止することは、窒化チタン膜7が誤って除去されて、第2磁性体膜6の上面が露出されることを防ぐ。

【0040】続いて、図2(a)に示されているように、 O_2 プラズマ中でレジストパターン9がアッシングされ、除去される。このとき、第2磁性体膜6の上面は窒化チタン膜7により被覆されており、 O_2 プラズマに曝されない。これにより、第2磁性体膜6の酸化が防がれる。

【0041】続いて、図2(b)に示されているように、窒化チタン膜7が、シリコン酸化膜パターン8'をマスクとしてエッチングされ、上部電極7'が形成される。窒化チタン膜7のエッチングは、反応性イオンエッチング(RIE)により行われる。後述されるように、上部電極7'は、メモリセルの上部電極として使用され、更に、第2磁性体膜6をエッチングするためのハードマスクとして使用される。

【0042】引き続き、図2(c)に示されているように、第2磁性体膜6と絶縁膜5とが、シリコン酸化膜パターン8'と上部電極7'とをハードマスクにしてイオンミリングにより順次にエッチングされ、自由磁化層6'と絶縁層5'とが形成される。このエッチングの間、絶縁層5'、自由磁化層6'、上部電極7'及びシリコン酸化膜パターン8'の側面には、絶縁膜5と第2磁性体膜6とを構成する材料がスパッタリングされて堆積し、側壁10が形成される。側壁10は、自由磁化層6'の側面を被覆し、自由磁化層6'の側面の酸化を防ぐ。

【0043】このとき、絶縁膜5がエッチングされずに残されることも可能である。但し、絶縁膜5は約1.5 nmと極めて薄く、実際の工程ではシリコン酸化膜パターン8'と上部電極7'の下方にある部分以外は、イオンミリングによるエッチングによって除去されることになる。

【0044】また、窒化チタン膜7と第2磁性体膜6のエッチングは、イオンミリングにより連続的に行われることが可能である。但し、この場合には、窒化チタン膜7を構成される材料が、イオンミリングの間にスパッタリングされて堆積し、側壁10がより厚く形成される。このため、本実施の形態のように、窒化チタン膜7がRIEによりエッチングされ、第2磁性体膜6が、イオンミリングによりエッチングされることが好ましい。

【0045】続いて、図3(a)に示されているように、基板1の上面側の全体に、シリコン酸化膜11が形成される。続いて、図3(b)に示されているように、シリコン酸化膜11の上面に、フォトリソグラフィ技術によりレジストパターン12が形成される。レジストパターン12は、有機物であるレジストにより形成される。レジストパターン12は、自由磁化層6'及び上部電極7'の全体を被覆するように形成される。続いて、図3(c)に示されているように、レジストパターン12をマスクにしてシリコン酸化膜11がエッチングされ、シリコン酸化膜パターン11'が形成される。第1

磁性体膜4のうちレジストパターン12によって被覆されていない部分が露出される。シリコン酸化膜パターン11'は、その端11a'が、絶縁層5'の端から離れているように形成される。

【0046】続いて、図4(a)に示されているように、レジストパターン12が O_2 プラズマ中でアッシングされ、除去される。このとき、第1磁性体膜4のうちシリコン酸化膜パターン11'に覆われていない部分の表面は、 O_2 プラズマに曝されて酸化し、酸化層4a'が形成される。しかし、後述されるように、第1磁性体膜4のうち O_2 プラズマに曝された部分はエッチングにより除去され、第1磁性体膜4の表面の酸化は、TMRセルの特性の劣化につながらない。

【0047】このとき更に、シリコン酸化膜パターン11'の端11a'が絶縁層5'の端から離れていることにより、TMRセルの特性の劣化が防がれている。レジストパターン12がアッシングされている間、シリコン酸化膜パターン11'の端11a'から、第1磁性体膜4と絶縁層5'とが接している部分に向かって酸素が侵入する。第1磁性体膜4と絶縁層5'とが接している部分に酸素が侵入すると、TMRセルの特性が劣化する。しかし、シリコン酸化膜パターン11'の端11a'が、絶縁層5'の端から離れているため、第1磁性体膜4と絶縁層5'とが接している部分への酸素の侵入が防がれ、TMRセルの特性の劣化が防がれる。

【0048】続いて、図4(b)に示されているように、シリコン酸化膜パターン11'をマスクとして第1磁性体膜4とアルミ膜3とが順次にエッチングされ、固定磁化層4'と下部電極3'とが形成される。第1磁性体膜4及びアルミ膜3のエッチングは、イオンミリングにより行われる。このとき、固定磁化層4'の端4a'は、自由磁化層6'の端から基板1の表面の平行な方向にずれて形成される。これにより、エッチングにより固定磁化層4'の端4a'の近傍に導入されるダメージがTMRセルの特性の劣化を引き起こすことが防がれる。なぜなら、固定磁化層4'の端4a'が自由磁化層6'の端から離れており、固定磁化層4'のうちのエッチングによりダメージを受けた部分は、TMRセルの動作に使用されないからである。従って、固定磁化層4'の端4a'の近傍が、エッチングの際にダメージを受けることによるTMRセルの特性の劣化が防がれる。

【0049】続いて、図4(c)に示されているように、基板1の上面側の全体に酸化シリコンが堆積され、シリコン酸化膜13が形成される。シリコン酸化膜13の厚さは、約4000 Åである。前述のシリコン酸化膜パターン8'とシリコン酸化膜パターン11'とは、シリコン酸化膜13に一体化する。シリコン酸化膜パターン8'とシリコン酸化膜パターン11'とは、図4(c)には図示されない。

【0050】続いて、図5(a)に示されているよう

に、シリコン酸化膜13の上面に、レジストパターン14がフォトリソグラフィ技術により形成される。続いて、図5(b)に示されているように、レジストパターン14をマスクとしてシリコン酸化膜13がエッチングされ、上部電極7'に到達するコンタクトホール15が形成される。更に、レジストパターン14がアッシングにより除去される。続いて、図5(c)に示されているように、アルミのような導電体により配線層16が形成される。配線層16は、コンタクトホール15を貫通して上部電極7'に接続される。以上の工程により、TMRセルの形成が完了する。

【0051】実施の第1形態の磁性メモリの製造方法では、図2(a)に示されているように、レジストパターン9の O_2 プラズマによるアッシングの際に、第2磁性体膜6が窒化チタン膜7により被覆され、第2磁性体膜6の表面が O_2 プラズマにより酸化することが防がれている。これにより、第2磁性体膜6の酸化によりTMRセルの特性が劣化することが防がれる。

【0052】更に、本実施の形態の磁性メモリの製造方法では、第1磁性体膜4及び第2磁性体膜6がイオンミリングによりエッチングされる前に、レジストパターン9及びレジストパターン12が除去される。レジストパターン9及びレジストパターン12の側面に第1磁性体膜4及び第2磁性体膜6を構成する材料がスパッタリングされて、堆積することがない。第1磁性体膜4及び第2磁性体膜6を構成する材料は、上部電極7'、シリコン酸化膜パターン8'及びシリコン酸化膜パターン11'の側面に堆積される。しかし、上部電極7'、シリコン酸化膜パターン8'及びシリコン酸化膜パターン11'はそのままTMRセルの一部として使用され、第1磁性体膜4及び第2磁性体膜6を構成する材料が堆積された側壁が、単独で、突出した形状に形成されることがない。イオンミリングにより形成される側壁は、上部電極7'、シリコン酸化膜パターン8'及びシリコン酸化膜パターン11'により支持され、その形状は安定である。これにより、MRAMの形状不良が防がれている。

【0053】更に、本実施の形態の磁性メモリの製造方法では、ハードマスクとして使用されるシリコン酸化膜パターン8'と上部電極7'との厚さの和は、約150Åであり、レジストマスクを使用してイオンミリングを行うために必要なレジストマスクの厚さ(約1μm)よりも薄い。更に、ハードマスクであるシリコン酸化膜パターン8'と上部電極7'とは除去されずにそのまま残され、磁性メモリの一部を構成する。これにより、MRAMの形状不良の発生が防がれている。

【0054】更に、本実施の形態の磁性メモリの製造方法では、固定磁化層4'の端4a'が自由磁化層6'の端から基板1の表面に水平な方向にずれて形成され、エッチングの際のダメージによるTMRセルの特性の劣化が防がれている。

【0055】なお、TMRセルを形成する本実施の形態の磁性メモリの製造方法において、絶縁膜5の代わりに、銅のような反磁性体である導電体からなる非磁性膜が形成されることによって、本実施の形態の磁性メモリの製造方法は、GMRセルの形成に適用可能である。

【0056】更に、本実施の形態は、発明の趣旨が維持される限り、変更されることが可能である。例えば、シリコン酸化膜2の代わりに、酸化窒化シリコン膜(SiON)のような他の絶縁体を使用されることが可能である。更に、アルミ膜3の代わりに、銅、窒化チタンのような他の導電体で形成された膜が使用されることが可能である。

【0057】更に、ハードマスクとなる窒化チタン膜7とシリコン酸化膜8とは、他の材料で形成された膜に置換されることが可能である。窒化チタン膜7の代わりにアルミ、タンタルのような導電体で形成された膜が使用されることが可能である。更に、シリコン酸化膜8の代わりに、エッチングの際に窒化チタン膜7に対する選択比が得られる他の材料で形成された膜が使用されることが可能である。より具体的には、シリコン酸化膜8の代わりに、窒化シリコン、ポリシリコン、他の金属で形成された膜が使用されることが可能である。但し、コンタクトホール15の形成を容易にする点で、本実施の形態のように、シリコン酸化膜8は、シリコン酸化膜11、シリコン酸化膜13と同一の材料で形成されていることが好ましい。

【0058】実施の第2形態：図6～図9は、本発明の実施の第2形態の磁性メモリの製造方法を示す。実施の第2形態の磁性メモリの製造方法は、上部電極になる窒化チタン膜の上面に、シリコン酸化膜が形成されない点で、実施の第1形態の磁性メモリの製造方法と異なる。

【0059】まず、図6(a)に示されているように、基板21の上面に、シリコン酸化膜22、アルミ膜23、第1磁性体膜24、絶縁膜25、第2磁性体膜26、及び窒化チタン膜27が、順次に形成される。第1磁性体膜24と第2磁性体膜26とは、鉄、ニッケル、コバルト、パーマロイ(NiFe)のような、金属の強磁性体で形成される。絶縁膜25は、アルミナ(Al_2O_3)、酸化ハフニウムのような絶縁体によって形成される。第1磁性体膜24、絶縁膜25及び第2磁性体膜26の厚さの和は、極めて薄く、30nm若しくはそれ以下である。第1磁性体膜24及び第2磁性体膜26の酸化を防ぐ観点から、アルミ膜23、第1磁性体膜24、絶縁膜25、第2磁性体膜26及び窒化チタン膜27の形成は、大気に曝されずに連続的に行われることが好ましい。

【0060】続いて、図6(b)に示されているように、窒化チタン膜27の上面に、フォトリソグラフィ技術を使用してレジストパターン29が形成される。続いて、図6(c)に示されているように、窒化チタン膜

27がエッチングされ、上部電極27'が形成される。

【0061】続いて、図6(d)に示されているように、 O_2 プラズマ中でレジストパターン29がアッシングされ、除去される。このとき、第2磁性体膜26の表面のうち、上部電極27'に接する部分は直接に O_2 プラズマに曝されない。即ち、第2磁性体膜26のうち、TMRセルの動作に関係する部分は、酸化されない。

【0062】続いて、図7(a)に示されているように、第2磁性体膜26と絶縁膜25'とが、上部電極27'をマスクにしてイオンミリングにより順次にエッチングされ、自由磁化層26'と絶縁層25'とが形成される。このエッチングの間、絶縁層25'、自由磁化層26'、上部電極27'の側面には、絶縁膜25と第2磁性体膜26とを構成する材料がスパッタリングされて堆積し、側壁30が形成される。側壁30は、自由磁化層26'の側面を被覆し、自由磁化層26'の側面の酸化を防ぐ。

【0063】続いて、図7(b)に示されているように、基板21の上面側の全体に、シリコン酸化膜31が形成される。続いて、図7(c)に示されているように、シリコン酸化膜31の上面に、フォトリソグラフィ技術によりレジストパターン32が形成される。レジストパターン32は、自由磁化層26'及び上部電極27'の全体を被覆するように形成される。続いて、図7(d)に示されているように、レジストパターン32をマスクにしてシリコン酸化膜31がエッチングされ、シリコン酸化膜パターン31'が形成される。第1磁性体膜24のうちレジストパターン32によって被覆されていない部分が露出される。シリコン酸化膜パターン31'は、その端31a'が、絶縁層25'の端から離れるように形成される。

【0064】続いて、図8(a)に示されているように、レジストパターン32が O_2 プラズマ中でアッシングされ、除去される。このとき、第1磁性体膜24の表面は、 O_2 プラズマに曝されて酸化する。しかし、後述されるように、第1磁性体膜24のうち O_2 プラズマに曝された部分はエッチングにより除去され、第1磁性体膜24の表面の酸化は、TMRセルの特性の劣化につながらない。

【0065】このとき、実施の第1形態と同様に、シリコン酸化膜パターン31'の端31a'は自由磁化層26'の端から離れており、第1磁性体膜24と絶縁層25'とが接している部分が酸化されることによるTMRセルの特性の劣化が防止されている。

【0066】続いて、図8(b)に示されているように、シリコン酸化膜パターン31'をマスクとして第1磁性体膜24とアルミ膜23とが順次にエッチングされ、固定磁化層24'と下部電極23'とが形成される。第1磁性体膜24及びアルミ膜3のエッチングは、イオンミリングにより行われる。このとき、固定磁化層

24'の端24a'は、自由磁化層26'の端から基板21の表面の平行な方向にずれて形成される。これにより、実施の第1形態と同様に、固定磁化層24'の端24a'の近傍が、エッチングの際にダメージを受けることによるTMRセルの特性の劣化が防がれる。

【0067】続いて、図8(c)に示されているように、基板21の上面側の全体に酸化シリコンが堆積され、シリコン酸化膜33が形成される。前述のシリコン酸化膜パターン31'は、シリコン酸化膜33に一体化する。シリコン酸化膜パターン31'は、図8(c)には図示されない。

【0068】続いて、図9(a)に示されているように、シリコン酸化膜33の上面に、レジストパターン34がフォトリソグラフィ技術により形成される。続いて、図5(b)に示されているように、レジストパターン34をマスクとしてシリコン酸化膜33がエッチングされ、上部電極27'に到達するコンタクトホール35が形成される。更に、第1磁性体膜24がアッシングにより除去される。続いて、図5(c)に示されているように、アルミのような導電体により配線層36が形成される。配線層36は、コンタクトホール35を貫通して上部電極27'に接続される。以上の工程により、TMRセルの形成が完了する。

【0069】本実施の形態の磁性メモリの製造方法は、自由磁化層26'のうち、上部電極27'に接する部分は直接に O_2 プラズマに曝されない。従って、自由磁化層26'と上部電極27'とが接する部分が酸化されることによるTMRセルの特性の劣化が防がれる。但し、実施の第2形態の半導体装置の製造方法は、図6(d)に示されているように、上部電極27'の端27a'から、自由磁化層26'と上部電極27'とが接する部分の内部に向かって、ある程度の酸素が拡散する。従って、酸素の拡散を少なくする必要がある場合には、実施の第1形態の磁性メモリの製造方法が使用されることが好ましい。上部電極27'の大きさが大きく、端27a'からの酸素の拡散が問題にならない場合には、工程が少ないという観点から、実施の第2形態の磁性メモリの製造方法が使用されることが好ましい。

【0070】更に、本実施の形態の磁性メモリの製造方法は、実施の第1形態の磁性メモリの製造方法と同様に、第1磁性体膜24及び第2磁性体膜26がイオンミリングによりエッチングされる前に、レジストパターン29及びレジストパターン32が除去される。レジストパターン29及びレジストパターン32の側面に、第1磁性体膜24及び第2磁性体膜26を構成する材料がスパッタリングされて、堆積することがない。これにより、MRAMの形状不良の発生が防がれる。

【0071】更に、本実施の形態の磁性メモリの製造方法は、実施の第1形態の磁性メモリの製造方法と同様に、固定磁化層24'の端24a'が、自由磁化層2

6'の端から離れて形成され、エッチングの際のダメージによるTMRセルの特性の劣化が防がれる。

【0072】なお、TMRセルを形成する実施の第2形態の磁性メモリの製造方法において、絶縁膜25の代わりに、銅のような反磁性体である導電体からなる非磁性膜を形成することによって、本実施の形態の磁性メモリの製造方法は、GMRセルの形成に適用可能である。

【0073】更に、本実施の形態は、発明の趣旨が維持される限り、変更されることが可能である。例えば、シリコン酸化膜22の代わりに、酸化窒化シリコン膜(SiON)のような他の絶縁体を使用されることが可能である。更に、アルミ膜23の代わりに、銅、窒化チタンのような他の導電体で形成された膜が使用されることが可能である。更に、ハードマスクとなる窒化チタン膜27は、アルミ、タンタルのような導電体である他の材料で形成された膜に置換されることが可能である。

【0074】

【発明の効果】本発明により、メモリセルに含まれる強磁性体膜の酸化を抑制しながら、MRAMのメモリセルを形成する技術が提供される。

【0075】また、本発明により、強磁性体膜をイオンミリングにより加工する際にマスクの側面に形成される側壁によって、MRAMの形状不良が発生することを防ぐ技術が提供される。

【0076】また、本発明により、強磁性体膜をエッチングする際に強磁性体膜に導入されるダメージが、MRAMのメモリセルの特性に悪影響を及ぼすことを防止する技術が提供される。

【図面の簡単な説明】

【図1】図1は、実施の第1形態の磁性メモリの製造方法を示す断面図である。

【図2】図2は、実施の第1形態の磁性メモリの製造方法を示す断面図である。

【図3】図3は、実施の第1形態の磁性メモリの製造方法を示す断面図である。

【図4】図4は、実施の第1形態の磁性メモリの製造方法を示す断面図である。

【図5】図5は、実施の第1形態の磁性メモリの製造方法を示す断面図である。

【図6】図6は、実施の第2形態の磁性メモリの製造方

法を示す断面図である。

【図7】図7は、実施の第2形態の磁性メモリの製造方法を示す断面図である。

【図8】図8は、実施の第2形態の磁性メモリの製造方法を示す断面図である。

【図9】図9は、実施の第2形態の磁性メモリの製造方法を示す断面図である。

【図10】図10は、磁性メモリの典型的な製造方法を示す断面図である。

【図11】図11は、磁性メモリの典型的な製造方法を示す断面図である。

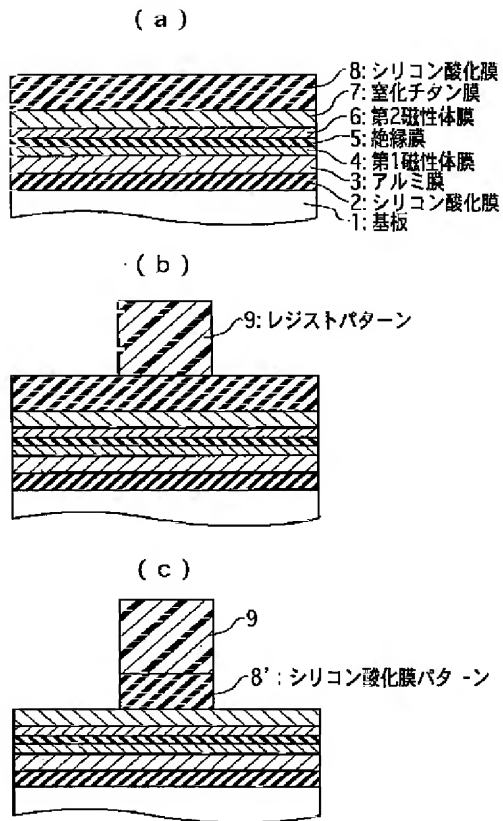
【図12】図12は、磁性メモリの典型的な製造方法を示す断面図である。

【図13】図13は、磁性メモリの典型的な製造方法を示す断面図である。

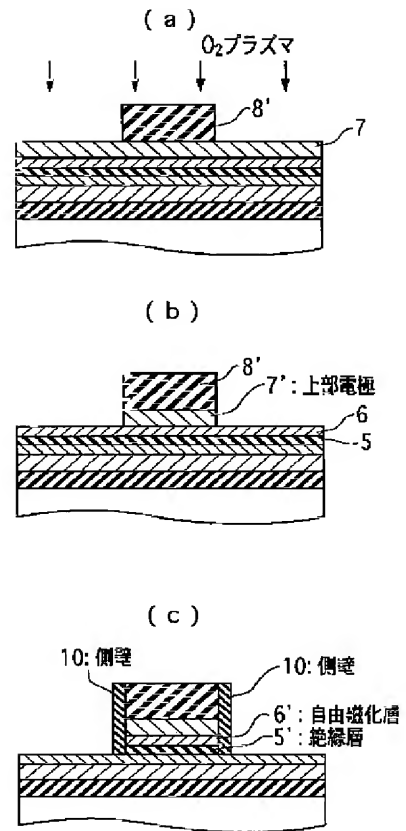
【符号の説明】

- 1、21：基板
- 2、22：シリコン酸化膜
- 3、23：アルミ膜
- 3'、23'：下部電極
- 4、24：第1磁性体膜
- 4'、24'：固定磁化層
- 5、25：絶縁膜
- 5'、25'：絶縁層
- 6、26：第2磁性体膜
- 6'、26'：自由磁化層
- 7、27：窒化チタン膜
- 7'、27'：上部電極
- 8：シリコン酸化膜
- 8'：シリコン酸化膜パターン
- 9、29：レジストパターン
- 10、30：側壁
- 11、31：シリコン酸化膜
- 11'、31'：シリコン酸化膜パターン
- 12、32：レジストパターン
- 13、33：シリコン酸化膜
- 14、34：レジストパターン
- 15、35：コンタクトホール
- 16、36：配線層

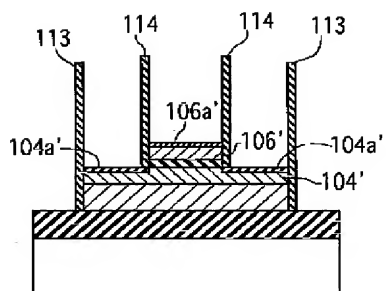
【図1】



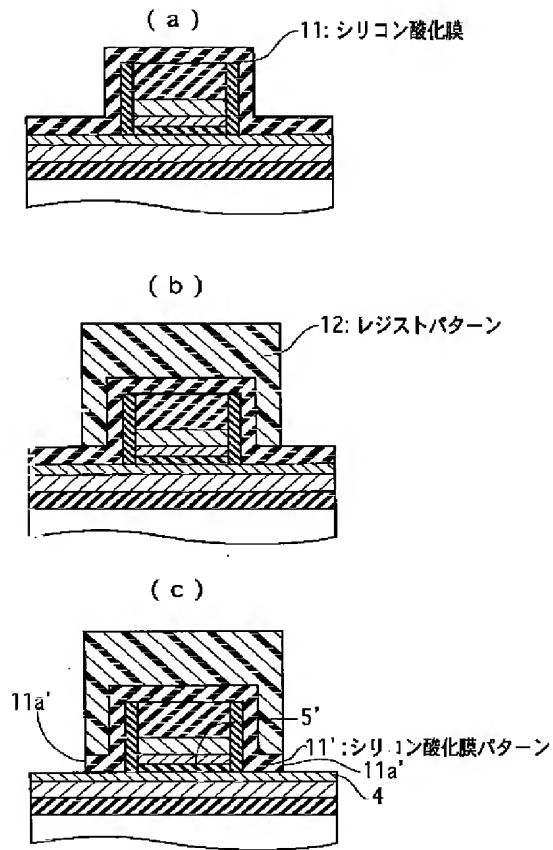
【図2】



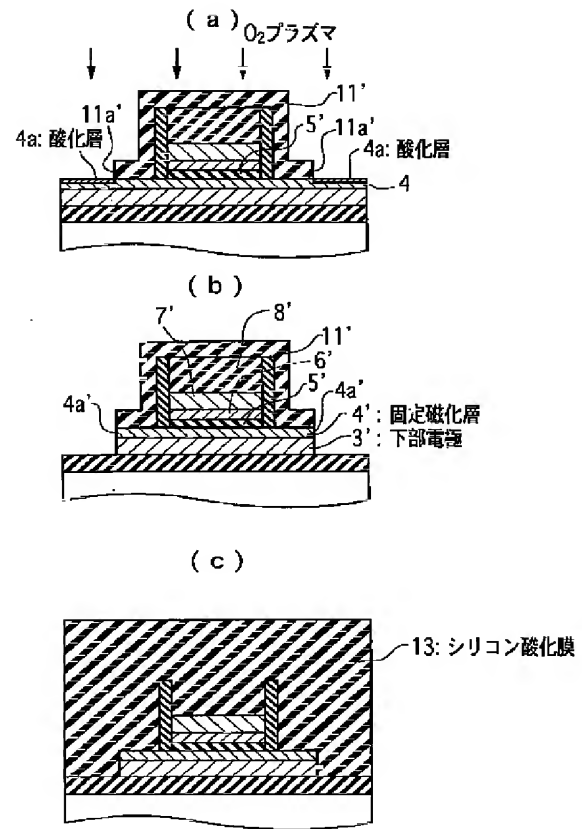
【図13】



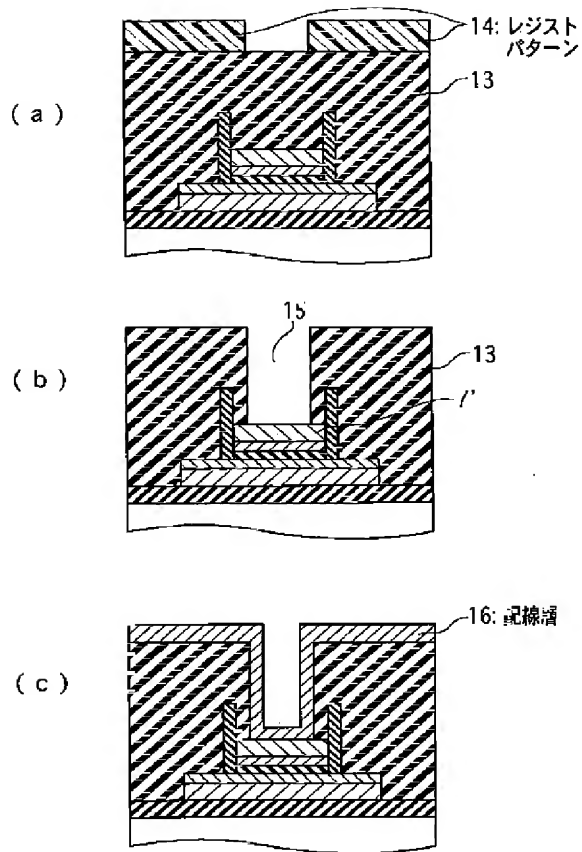
【図3】



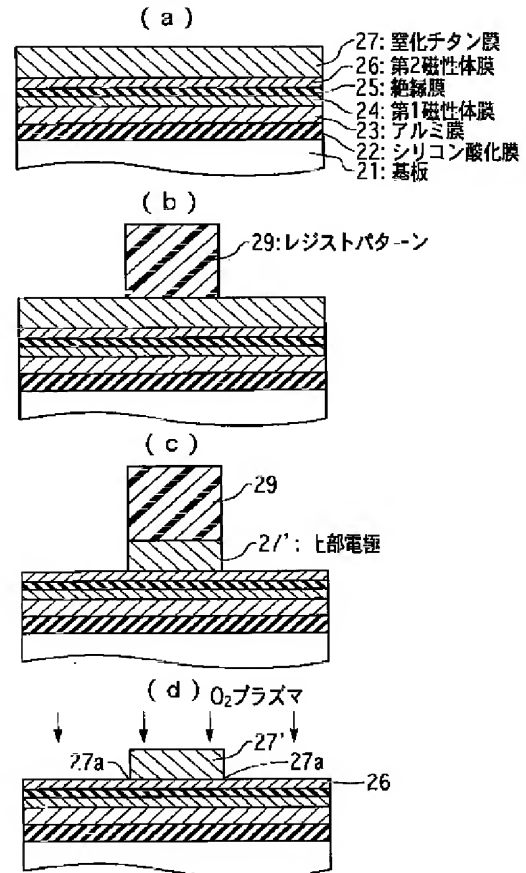
【図4】



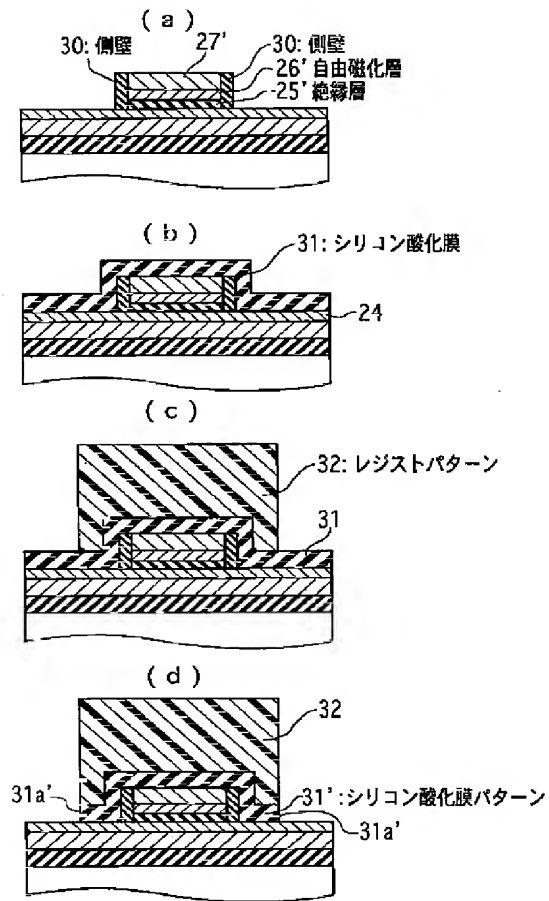
【図5】



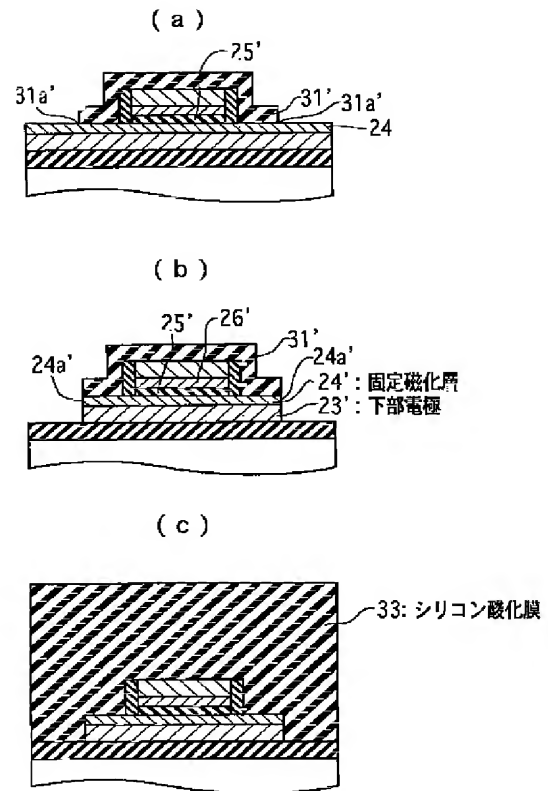
【図6】



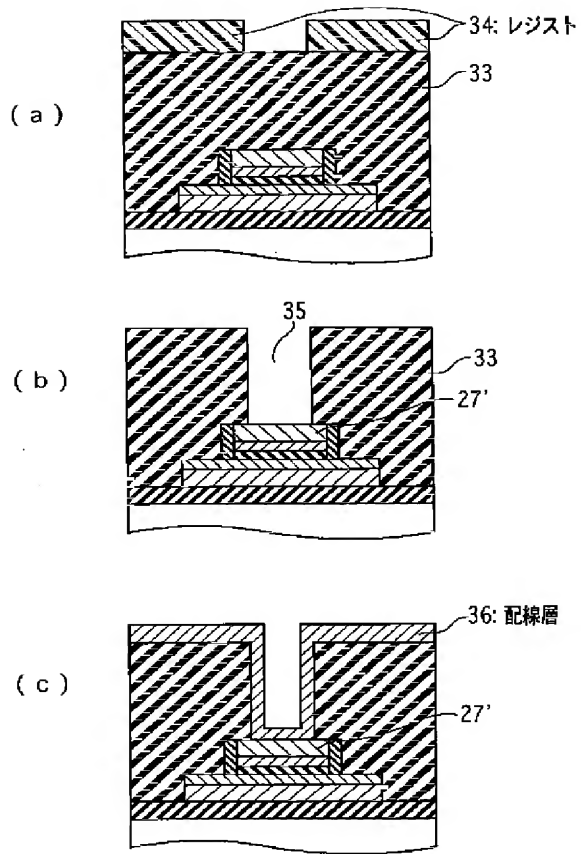
【図7】



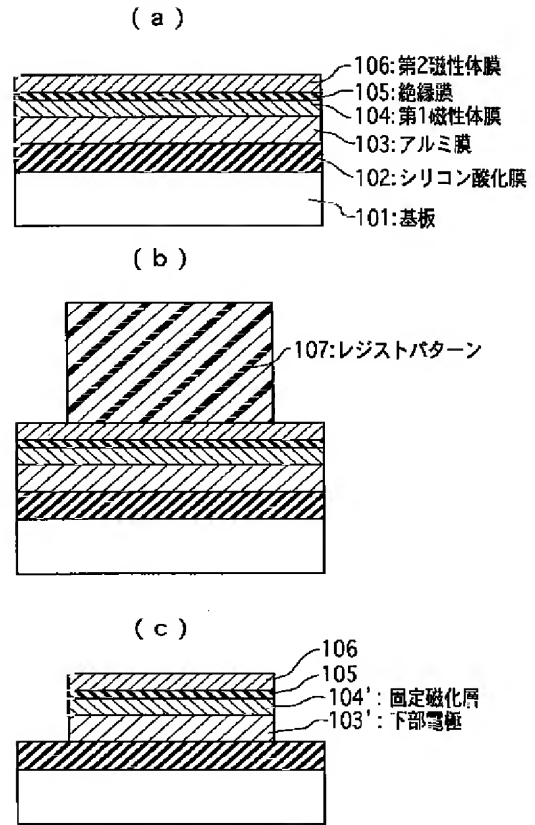
【図8】



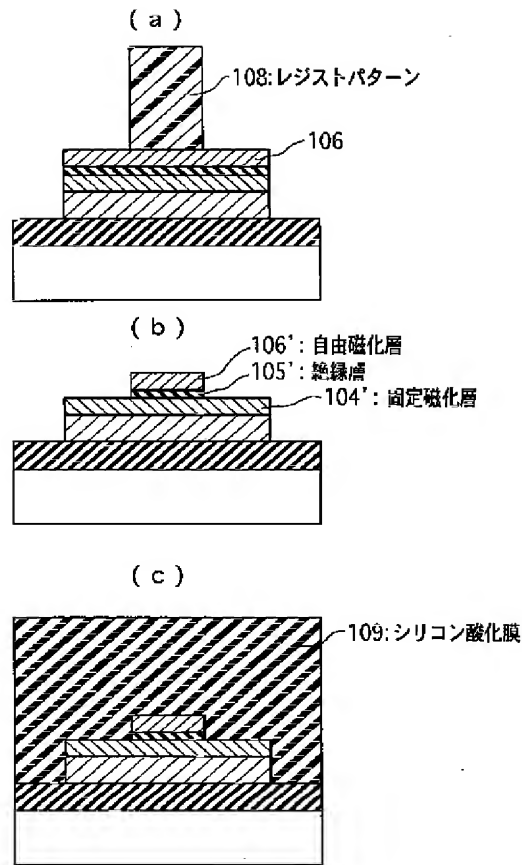
【図9】



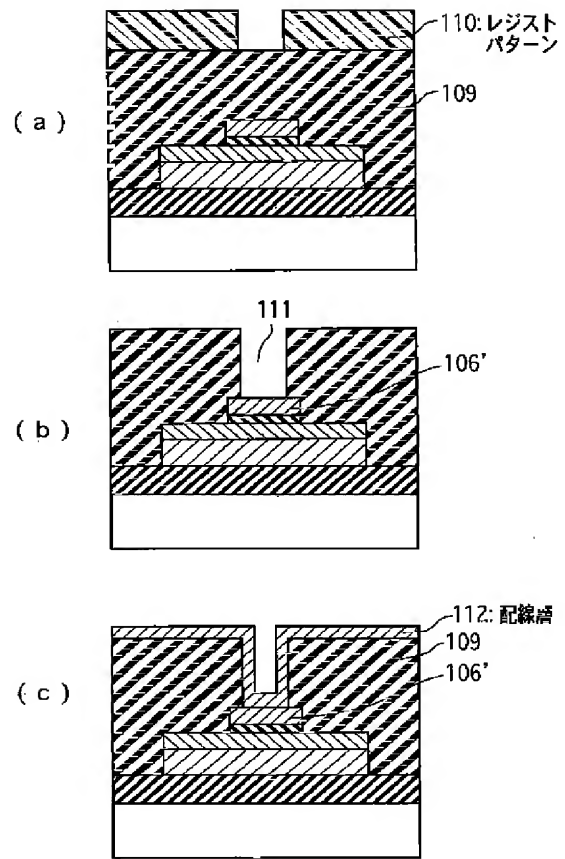
【図10】



【図11】



【図12】



フロントページの続き

(51)Int.Cl.⁷
H01L 43/12

識別記号

F I
H01L 27/10

(参考)

447

Fターム(参考) 5E049 AA01 AA04 AA07 AC05 BA06
CB02 DB12 FC01 GC01
5F083 FZ10 GA27 GA30 JA36 JA37
JA40 JA60 PR03 PR07 PR10
PR22